

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2000-091234
 (43) Date of publication of application : 31.03.2000

(51) Int. Cl. H01L 21/205
 C30B 31/00
 H01L 33/00

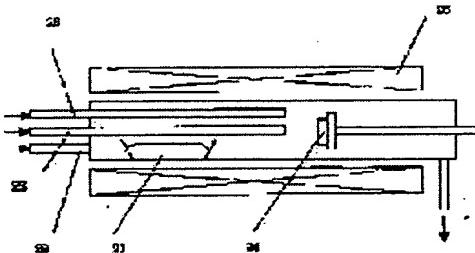
(21) Application number : 10-252664 (71) Applicant : NEC CORP
 (22) Date of filing : 07.09.1998 (72) Inventor : USUI AKIRA
 SUNAKAWA HARUO

(54) MANUFACTURE OF III-V NITRIDE COMPOUND SEMICONDUCTOR

(57) Abstract:

PROBLEM TO BE SOLVED: To prevent characteristic deterioration of a blue light emitting element by reducing the resistance of the n-type compound semiconductor layer of the element by doping the semiconductor layer with Si by using SiHCl as a dopant gas when the semiconductor layer is vapor-phase grown.

SOLUTION: A substrate for ELO which is obtained by forming a striped mask pattern on a thin GaN epitaxial layer formed on a sapphire substrate 24 by using SiO₂ is set on an HVPE growth system. The growth system can transport GaCl which is the halide of a group III element and the GaCl is produced through the reaction between a Ga metal 21 and HCl supplied from an introducing pipe 22 together with a carrier gas composed of hydrogen or nitride. In a substrate area, GaN is vapor-phase grown on the substrate 24 while the GaCl is mixed with and reacts to NH₃ supplied from another introducing pipe 23. In addition, the GaN is doped with Si by supplying SiH_xCl_{4-x} (x=1, 2, or 3) which is a dopant gas to the substrate area from an introducing pipe 26.



LEGAL STATUS

[Date of request for examination] 07.09.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3279528
[Date of registration] 22.02.2002
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

【物件名】

資料第1号

【添付書類】



203

資料第1号

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2000-91234

(P 2000-91234 A)

(43)公開日 平成12年3月31日(2000.3.31)

(51) Int.Cl.
 H01L 21/205
 C30B 31/00
 H01L 33/00

識別記号

F I
 H01L 21/205
 C30B 31/00
 H01L 33/00

コード (参考)
 4G077
 5F041
 C 5F045

審査請求 有 請求項の数11 O.L (全8頁)

(21)出願番号

特願平10-252564

(22)出願日

平成10年9月7日(1998.9.7)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 齐井 彩

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 砂川 晴夫

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100070219

弁理士 若林 忠 (外4名)

最終頁に続く

(54)【発明の名称】窒化物系III-V族化合物半導体の製造方法

(57)【要約】

【課題】 本発明は、窒化物系III-V族化合物半導体の気相成長方法及びこの方法を用いた半導体素子の製造方法に関し、特に青色発光素子の従来構造におけるn型化合物半導体層の低抵抗化を行い、デバイス特性が劣化しない化合物半導体素子の製造方法を提供すること、及び上記n型化合物半導体層をn型低抵抗基板として分離することにより、n型、p型電極の対極構造を有する半導体素子の製造方法を提供することを目的とする。

【解決手段】 ハロゲン輸送法によるIII-V族化合物半導体の気相成長方法において、Si_xCl_{4-x} (x=1、2、3) をドーピング原料ガスとしてSiドーピングを行うことにより、n型化合物半導体層の低抵抗化が可能となる。さらに、この層は厚膜化が可能なため、この層をn型低抵抗基板として分離が可能であり、n型、p型電極の対極構造を有する半導体素子の製造が可能となる。

(2)

特開2000-91234

【特許請求の範囲】

【請求項1】 III族元素のハロゲン化物と窒素元素を含む化合物を反応させ、窒化物系III-V族化合物半導体層を気相成長させる方法であって、この気相成長時に、 $\text{SiH}_x\text{Cl}_{4-x}$ ($x=1, 2, 3$) をドーピング原料ガスとしてSiドーピングを行うことを特徴とする窒化物系I-V族化合物半導体の気相成長方法。

【請求項2】 前記Siドーピングを行う窒化物系III-V族化合物半導体が、 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$)、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) または $\text{Al}_x\text{In}_{1-x}\text{Ga}_y\text{N}$ ($0 \leq x+y \leq 1$) のいずれかの窒化物系III-V族化合物半導体であることを特徴とする請求項1記載の窒化物系III-V族化合物半導体の気相成長方法。

【請求項3】 請求項1または2記載の窒化物系III-V族化合物半導体の気相成長方法を用いた基板上への窒化物系III-V族化合物半導体の気相成長方法であって、前記基板が、サファイア基板、SiC基板、スピネル型結晶基板またはSi単結晶基板であることを特徴とする窒化物系III-V族化合物半導体の気相成長方法。

【請求項4】 請求項3記載の窒化物系III-V族化合物半導体の気相成長方法を用いて、前記基板上にSiをドープしながら窒化物系III-V族化合物半導体層を形成する工程と、次いでこのSiがドープされた窒化物系III-V族化合物半導体層上に、半導体素子構造を形成する工程とを有する窒化物系III-V族化合物半導体素子の製造方法。

【請求項5】 前記半導体素子構造を形成する工程が、前記Siがドープされた窒化物系III-V族化合物半導体層上に、順次クラッド層、光ガイド層、多重量子井戸層、クラッド層を積層する工程であることを特徴とする請求項4記載の窒化物系III-V族化合物半導体素子の製造方法。

【請求項6】 請求項3記載の窒化物系III-V族化合物半導体の気相成長方法を用いて、前記基板上にSiをドープしながら窒化物系III-V族化合物半導体層を形成する工程と、次いで該基板を除去し、窒化物系III-V族化合物半導体層のみを分離する工程とを含む窒化物系III-V族化合物半導体基板の製造方法。

【請求項7】 請求項6記載の窒化物系III-V族化合物半導体基板の製造方法を用いて窒化物系III-V族化合物半導体基板を形成する工程と、次いで該窒化物系II-V族化合物半導体基板上に、半導体素子構造を形成する工程とを有する窒化物系III-V族化合物半導体素子の製造方法。

【請求項8】 前記半導体素子構造を形成する工程が、前記窒化物系III-V族化合物半導体基板上に、順次クラッド層、光ガイド層、多重量子井戸層、クラッド層を積層する工程であることを特徴とする請求項7記載の窒化物系III-V族化合物半導体素子の製造方法。

【請求項9】 請求項1～3いずれかに記載の気相成長

方法を、製造工程の一工程として用いた半導体レーザ、発光ダイオード、電界効果トランジスタまたはバイポーラの半導体素子の製造方法。

【請求項10】 発光層をn伝導型のn層とp伝導型のp層で挟んだ構造を有するIII-V族化合物半導体を用いた発光素子において、前記n層と接合してn電極層が形成されており、前記p層と接合してp電極層が形成された、n型電極層とp型電極層が対極に配置された構造を有し、かつp層のn型電極に接している部分にSiがドープされていることを特徴とする発光素子。

【請求項11】 前記Siがドープされているn層が、GaN層であることを特徴とする請求項10記載の発光素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、窒化物系III-V族化合物半導体の気相成長方法及びこの方法を用いた半導体素子の製造方法に関する。

【0002】

【従来の技術】 窒化物半導体、特に窒化ガリウム(GaN)はその禁制帯幅が3.4eVと大きく、かつ直接遷移型の半導体であることから、青色発光素子材料として開発が活発に行われている。ところで、この材料のエピタキシャル成長には、ホモエピタキシャル基板の作製が困難なことから、通常はサファイア(Al_2O_3)基板、シリコンカーバイド(SiC)基板、そして $\text{Mg}_x\text{Al}_{1-x}\text{O}_3$ 等のスピネル型結晶基板などが一般的に用いられている。その中でも、廉価なこと、比較的結晶性の良いエピタキシャル層が成長できることからサファイア基板がもっと多く用いられている。

【0003】 このサファイア基板上に例えば、図6で示したような窒化物系半導体からなるレーザ構造が作製されている(S. Nakamura et al., Jpn. J. Appl. Phys., vol. 35, L74(1996))。この構造は、サファイア基板上に、まず、GaNの低温バッファー層62を成長させ、その上に1000°C程度の高温でSiドープGaN層63を成長させる。さらにSiドープInGaN層64、SiドープAlGaNクラッド層65、SiドープGaN光ガイド層66、InGaN井戸層、およびInGaNバリア層からなるInGaN多重量子井戸層67(レーザ発光層となる)、Mgドープ型AlGaN層68、Mgドープp型GaN光ガイド層69、Mgドープp型AlGaNクラッド層70、および、MgドープGaNコントラクト層71を順次成長させる。p電極72としてNi-Au、n型電極としてTi-Al電極73が広く用いられている。

【0004】 図6に示すような構造をとるのは、n型電極を絶縁物質であるサファイア上に直接形成することができないためであり、そのためにドライエッチングなどにより成長層の一部をnGaN層までエッティングしてその上に電極を形成する必要があった。このようなn型電極構造では、電流バスがn型化合物半導体層(図中GaN層6

(3)

特開2000-91234

3

4

3) を横切る構造となっているため、横方向に長くなつた分だけ抵抗成分が増加して、発熱等を引き起こし、デバイス特性を悪化させる原因となっていた。

[0005]

【発明が解決しようとしている課題】本発明は、上記課題に鑑みなされたものであり、第一に青色発光素子の従来構造におけるU型化合物半導体層の低抵抗化を行い、デバイス特性が劣化しない化合物半導体素子の製造方法を提供することを目的とし、第二に、上記の抵抗成分増加の問題を根本的に解決したn型、p型電極の対極構造を有する半導体素子の製造方法を提供することを目的とする。

[0006]

【課題を解決するための手段】本発明は、III族元素のハロゲン化物と窒素元素を含む化合物を反応させ、窒化物系III-V族化合物半導体層を気相成長させる方法であって、この気相成長時に、 $\text{SiH}_x\text{Cl}_{4-x}$ ($x=1, 2, 3$) をドーピング原料ガスとしてSiドーピングを行うことを特徴とする窒化物系III-V族化合物半導体の気相成長方法に関する。

[0007]さらに本発明は、上記の窒化物系III-V族化合物半導体の気相成長方法を用いた基板上への窒化物系III-V族化合物半導体の気相成長方法であって、前記基板が、サファイア基板、SiC基板、スピネル基板またはSi単結晶基板であることを特徴とする窒化物系III-V族化合物半導体の気相成長方法に関する。

[0008]さらに本発明は、上記基板上への窒化物系III-V族化合物半導体の気相成長方法を用いて、前記基板上にSiをドープしながら窒化物系III-V族化合物半導体層を形成する工程と、次いでこのSiがドープされた窒化物系III-V族化合物半導体層上に、半導体素子構造を形成する工程とを有する窒化物系III-V族化合物半導体素子の製造方法に関する。

[0009]さらに本発明は、上記基板上への窒化物系III-V族化合物半導体の気相成長方法を用いて、前記基板上にSiをドープしながら窒化物系III-V族化合物半導体層を形成する工程と、次いで該基板を除去し、窒化物系III-V族化合物半導体層のみを分離する工程とを含む窒化物系III-V族化合物半導体基板の製造方法に関する。

[0010]さらに本発明は、上記窒化物系III-V族化合物半導体基板の製造方法を用いて窒化物系III-V族化合物半導体基板を形成する工程と、次いで該窒化物系III-V族化合物半導体基板上に、半導体素子構造を形成する工程とを有する窒化物系III-V族化合物半導体素子の製造方法に関する。さらに本発明は、さきの記載した窒化物系III-V族化合物半導体の気相成長方法を、製造工程の一工程として用いた半導体レーザー、発光ダイオード、電界トランジスタまたはバイポーラの半導体素子の製造方法に関する。

10

20

30

40

50

[0011]さらに本発明は、発光層をn伝導型のn層とp伝導型のp層で挟んだ構造を有するIII-V族化合物半導体を用いた発光素子において、前記n層と接合してn電極層が形成されており、前記p層と接合してp電極層が形成された、n型電極層とp型電極層が対極に配置された構造を有し、かつn層のn型電極に接している部分にSiがドープされていることを特徴とする発光素子に関する。

[0012]従来構造での低抵抗化を図るためにには、低しきい値、低電流、低電圧で動作する光素子を形成する必要がある。例えば、図6のレーザ構造を用いて説明すると、n型GaN層63に存在する抵抗成分をできるだけ低減する必要がある。このためには、n型GaN層を厚くすることが考えられるが、従来は有機金属熱分解法(metal-organic vapor phase epitaxy: MOVPE)法により成長が行われているために、成長速度が遅いため、数 μm の厚さ以上に成長させることは困難であった。また、GaNを厚く成長させると、熱収縮などで、成長層内にクラックが導入され、デバイス構造作製には極めて不都合となつた。

[0013]本発明では、まず気相成長手法としてIII元素のハロゲン化物をV族元素を含む化合物(本発明では窒素を含む化合物)と反応させ、基板上に気相成長を行うハロゲン輸送法による気相成長(halogen-transport vapor phase epitaxy: HVPE)を用いていることが特徴である。すなわち、III族元素をGaClやInClのような塩化物として、基板領域に輸送するもので、GaNにおいては $100\mu\text{m}/\text{h}$ 以上の速い成長速度を実現することができ、薄膜成長には非常に適した手法である。しかも、ラテラル成長(epitaxial lateral overgrowth: ELO)を用いることで、貫通転位を削減でき、しかも数 $100\mu\text{m}$ 厚の成長を行ってもクラックが入らないという特徴がある(A. Usui et al., Jpn. J. Appl. Phys. Vol. 36, L 899(1997))。

[0014]しかしながら、このHVPEによりELO成長を行ったas-grown結晶は室温で高抵抗を示す場合が多く、このままでは、本発明の課題を解決することができなかった。GaNのn型低抵抗結晶を得るために、すでにMOVPE法においては、SiH₄を用いてSiのドーピングで実現されている。ところが、HVPE法でSiH₄を用いると、反応管全体が抵抗加熱で熱せられているためにSiH₄が分解して、基板領域に到達する前に分解し、実効的なSiのドーピングは不可能であることが判明した。

[0015]そこで、本発明者らは、HVPE法において実効的なSiドーピングが可能なドーピング原料ガスを観察検討した結果、Clを含んだSiH_xCl_{4-x} ($x=1, 2, 3$) がHVPEにおける窒化物系III-V族化合物半導体のn型ドーピング原料ガスとして有効なことを見出し本発明に至った。したがって、低抵抗のU型窒化物系III-V族化合物半導体層を有する半導体素子を製造する事が可能

(4)

5

となる。

【0016】さらに、本発明者らは、上記方法を用いて低抵抗化した窒化物系III-V族化合物半導体をn型低抵抗基板として分離できることを見出した。この分離したn型低抵抗基板に半導体素子構造を形成することが可能である。これにより半導体素子構造の設計の自由度は、格段に向上する。

【0017】本発明の気相成長方法を用いた発光素子は、発光層をn伝導型のn層とp伝導型のp層で挟んだ構造を有するIII-V族化合物半導体を用いた発光素子において、n型電極とp型電極が対極した構造となっていることが特徴であり、この構造により電流バスが短く、半導体素子そのものも小型化できる。さらに、従来構造と比較すると、成長層の一部をメサエッティングする必要がなくなり、素子製造工程としても非常に簡略化でき有利な構造であるといえる。

【0018】また、本発明の窒化物系III-V族化合物半導体の気相成長方法を用いて、通常行われる方法により半導体レーザ、発光ダイオードなどの発光素子、及び電界効果トランジスタ、バイポーラなどのトランジスタを形成することが可能である。すなわち、窒化物系III-V族化合物半導体を用いる半導体素子において、低抵抗のn型層を形成する場合は、本発明の気相成長方法を用いることができる。

【0019】

【実施例】（実施例1）本発明の一実施形態として、SiH₂Cl₂を用いた場合のGaNにおけるドーピングについて説明する。基板として図1(a)に示したEL0用の基板を準備した。この方法の詳細については、すでに既発表の文献（A. Usui et al., Jpn. J. Appl. Phys. Vol. 36(1, 997) pp. L 899-L 902）にあり公知技術である。すなわち、サファイア基板11を用いて、薄いGaNエピタキシャル層12の上に、SiO₂を用いてストライプ上のマスクペターン13を形成したものである。このEL0用基板を図2に示したHVPE成長装置にセットした。この装置では、III族元素のハロゲン化物であるGaClを基板に輸送できる装置であり、GaClは、Ge金属21と導入管22から且もしくはN₂といったキャリアガスとともに供給されるHClとの反応で生成される。基板領域で、GaClと導入管23から供給されるNH₃とが混合し、反応しながら基板24上にGaNが気相成長する。基板領域の温度は電気炉25で1000°Cに設定した。また、原料となるGaCl分圧、NH₃分圧を基板領域でそれぞれ、5×10⁻³ atm、0.3 atmとした。この条件で成長速度は約50 μm/hである。また、ドーピング原料ガスであるSiH₂Cl₂は、導入管26から基板領域に供給することでドーピングを行った。図1(b)のような約100 μm厚のSiをドープしたGaN層14成長させた。図3に、ホール測定により調べたキャリア濃度とSiH₂Cl₂濃度との関係を示す。この図から、SiH₂Cl₂の分圧を変化させることで、10¹⁷～10¹⁹ cm⁻³の広い範囲で電子のキャリア濃度

特開2000-91234

6

を再現性良く制御できることがわかった。すなわち、從来不可能であった実効的なSiのドープが可能となり、これにより、HVPEにおいて、デバイスを作製するために必要なn型薄膜低抵抗層の成長が実現できた。

【0020】なお、本実施例では、ドーピング原料ガスとしてSiH₂Cl₂を用いたが、SiHCl₃、SiHCl₂、SiCl₄でもn型ドーピングは可能であり、またそれらの混合物であっても良い。

【0021】また、本実施例では、GaNへのドーピングで示したが、同様なドーピングは、In_xGa_{1-x}N(0≤x≤1)、Al_xGa_{1-x}N(0≤x≤1)またはAl_xIn_yGa_{1-x-y}N(0≤x+y≤1)のいずれかの窒化物系III-V族化合物半導体についても実現できる。また、これらの層状構造でも実現できる。ここで、Alを含む場合は、Al金属を、Inを含む場合は、In金属をHVPE装置の中に配置する以外は、GaNの場合と全く同様の方法により、ドーピングすることが可能である。また、層状とは、組成の異なるいくつかの層を設けたことを意味する。この層構造を形成するためには、Ge金属、Al金属、In金属とHClとの反応によって発生するGaCl、AlCl₃、InCl₃の各ハロゲン化物の分圧を制御することにより、経時的に層構造を変化させることが可能であり、その際も、先に示したGaNの場合と同様な方法でSiドーピングを行うことが可能である。

【0022】さらに、本実施例においては、EL0基板を用いたが、これはより良質な結晶を得るために好適な例として説明したに過ぎず、このEL0基板の使用は本発明の必須の条件ではない。基板としてGaN、その他のIII-V族化合物半導体が成長可能な基板では本発明の気相成長方法を適用することは可能である。

【0023】（実施例2）本発明の第2の実施の形態は、本発明の一実施形態である半導体素子の製造方法として、実施例1で形成したn型薄膜低抵抗層上へのレーザ構造を形成する方法について図4を用いて説明する。

【0024】実施例1の気相成長方法により、サファイア(0001)面基板結晶11上にHVPE法を用いて、図1(b)のようにSiH₂Cl₂をドーピング原料ガスとしてSiをドーピングした100 μm厚のGaN層14を成長させる。

【0025】図2に示したHVPE法による成長装置を用いて、成長温度は1000°Cに設定し、原料となるGaCl分圧、NH₃分圧を基板領域でそれぞれ、5×10⁻³ atm、0.3 atmの条件で成長を行う。同時にドーピング原料ガスであるSiH₂Cl₂を、基板領域で、分圧が2×10⁻⁴ atmとなるように設定する。これにより、キャリア濃度として1×10¹⁸ cm⁻³が得られる。

【0026】次にこの結晶をHVPE反応管から取り出し、引き続いてMOVPE反応管に設置する。水素気流中でNH₃を供給しながら昇温して、基板温度を1000°Cに設定する。続いて、図4(a)のように、キャリア濃度2×10¹⁸ cm⁻³のSiドープAlGaNクラッド層41、5×10⁻⁴ cm⁻³のSiドープGaN光ガイド層42を形成する。次に、基板温度を750°Cに設

(5)

特開2000-91234

8

定し、アンドープまたはSiを $1\times10^{14}\text{ cm}^{-3}$ ドープしたInGaN井戸層、アンドープまたはSiを $1\times10^{17}\text{ cm}^{-3}$ ドープして、井戸層よりもInが少なく、アンドープまたはSiを $1\times10^{14}\text{ cm}^{-3}$ ドープしたInGaNバリア層からなる5周期の多重量子井戸構造43を形成する。次に再び1000°Cに成長温度を設定して、キャリア濃度 $5\times10^{17}\text{ cm}^{-3}$ のMgドープGaN光ガイド層44、キャリア濃度 $1\times10^{17}\text{ cm}^{-3}$ のMgドープAlGaNクラッド層45、 $1\times10^{17}\text{ cm}^{-3}$ のMgドープGaNコンタクト層46を順次成長する。

【0027】この成長結晶を用いて、図4(b)のようなレーザ構造を作製することができる。 p 型GaNコンタクト層上には、Ni-Auからなる電極47を蒸着し、また、 n 側の電極形成にはドライエッティング技術を用いて、HVPEで作製した n 型低抵抗GaN層が露出するまで結晶の一部をエッティングする。その上に、Ti-Alからなる電極48を形成する。また、レーザの共振器面は、へき開や、ドライエッティング技術を用いて作製する。

【0028】実施例1と同様に、ドーピング原料ガスは、 $\text{SiH}_x\text{Cl}_{4-x}$ ($x=1, 2, 3$)またこれらの混合物でもよく、またSiドーピングを行う窒化物系III-V族化合物半導体が、 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$)、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$)または $\text{Al}_x\text{In}_{y-x}\text{Ga}_{1-y}$ ($0 \leq x+y \leq 1$)のいずれの窒化物系III-V族化合物半導体でもよく、それらが層状構造になったものでもよい。

【0029】また、基板結晶として本実施例ではサファイアC面を用いたが、他の結晶面を用いることもでき、さらに、SiC基板やスピネル型結晶基板、Si単結晶基板などの窒化物系III-V族半導体の単結晶成長が可能なバルク結晶を用いることができる。

【0030】(実施例3) 本発明の第3の実施の形態は、本発明の一実施形態である半導体素子の製造方法として、 n 型、 p 型電極を対極させた構造のレーザ構造を形成する方法について、図5を用いて説明する。この構造の素子は、実施例1で形成した n 型厚膜低抵抗層を基板から分離することにより製造が可能となる。

【0031】実施例1の気相成長方法により、サファイア(0001)面基板結晶11上にHVPE法を用いて、図1(b)のように $\text{SiH}_x\text{Cl}_{4-x}$ をドーピング原料ガスとしてSiをドーピングした $200\mu\text{m}$ 厚のGaN結晶14を成長させる。

【0032】図2に示したHVPE法による成長装置を用いて、成長温度は1000°Cに設定し、原料となる GaCl 分圧、 NH_3 分圧を基板領域でそれぞれ、 $1\times10^{-4}\text{ atm}$ 、 0.3 atm の条件で成長を行う。この条件で成長速度は約 $100\mu\text{m}/\text{h}$ である。同時にドーピング原料ガスである $\text{SiH}_x\text{Cl}_{4-x}$ を、基板領域で、分圧が $2\times10^{-4}\text{ atm}$ となるように設定する。これにより、キャリア濃度として $1\times10^{17}\text{ cm}^{-3}$ が得られる。つぎに、この結晶から、図5(a)破線部から下の部分すなわちサファイア部分及び一部SiがドープされたGaN層14を含む形で除去し、 n 型III-V族化合物半導体基板のみを分離する。除去方法については、例え

ば、機械的研磨または、強アルカリ性、あるいは強酸性薬品によりエッティングすることが可能である。また、荷電ビームあるいは中性ビームによって物理的エッティングを行っても良い。このようにして、 n 型GaNの単体結晶51を得る。

【0033】引き続いでこの結晶をMOVPE反応管に設置する。水素気流中で NH_3 を供給しながら昇温して、基板温度を1000°Cに設定する。続いて、図5(b)のようにキャリア濃度 $2\times10^{17}\text{ cm}^{-3}$ のSiドープAlGaNクラッド層52、 $5\times10^{17}\text{ cm}^{-3}$ のSiドープGaN光ガイド層53を形成する。次に、基板温度を750°Cに設定し、アンドープまたはSiを $1\times10^{17}\text{ cm}^{-3}$ ドープしたInGaN井戸層、井戸層よりもInが少なく、アンドープまたはSiを $1\times10^{17}\text{ cm}^{-3}$ ドープしたInGaNバリア層からなる5周期の多重量子井戸構造54を形成する。次に再び1000°Cに成長温度を設定して、キャリア濃度 $5\times10^{17}\text{ cm}^{-3}$ のMgドープGaN光ガイド層55、キャリア濃度 $1\times10^{17}\text{ cm}^{-3}$ のMgドープAlGaNクラッド層56、 $1\times10^{17}\text{ cm}^{-3}$ のMgドープGaNコンタクト層57を順次成長する。この成長結晶を用いて、図5(c)のようなレーザ構造を作製することができる。 p 型GaNコンタクト層上には、Ni-Auからなら電極58を蒸着し、また、結晶の裏面を構成しているHVPE法で成長させた n 側GaN上に、Ti-Alからなる電極59を形成する。また、レーザの共振器面は、結晶のへき開を用いて作型する。

【0034】実施例2と同様に、ドーピング原料ガスは、 $\text{SiH}_x\text{Cl}_{4-x}$ ($x=1, 2, 3$)またこれらの混合物でもよく、またSiドーピングを行う窒化物系III-V族化合物半導体が、 $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$)、 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$)または $\text{Al}_x\text{In}_{y-x}\text{Ga}_{1-y}$ ($0 \leq x+y \leq 1$)のいずれの窒化物系III-V族化合物半導体でもよく、それらが層状構造になったものでもよい。

【0035】また、基板結晶として本実施例ではサファイアC面を用いたが、他の結晶面を用いることもでき、さらに、SiCやスピネル型結晶、Siなどの窒化物系III-V族半導体の単結晶成長が可能なバルク結晶を用いることができる。

【0036】

【発明の効果】本発明によれば、Siをドープした n 型厚膜低抵抗層の気相成長が可能となり、発光素子等の発熱等のデバイス特性悪化の原因を取り除くことが可能となった。さらに、この n 型厚膜低抵抗層は、窒化物系III-V族化合物半導体基板として分離することが可能であり、これを素子裏面に用いることにより、発熱等の問題を根本的に解決するとともに、素子作製のプロセスを大幅に削減できる。本発明の方法は、半導体レーザはもとより、その他の発光素子、またトランジスタ等にも応用可能であり、産業上の利用価値は極めて高いと思われる。

【図面の簡単な説明】

【図1】実施例1のSiがドープされたGaN結晶の工程順

50

(6)

特開2000-91234

9

断面図である。

【図2】本発明で用いるBVEP装置の一例を表した模式図である。

【図3】ドーピング原料ガスとしてSiH₆Cl₄用いた場合のSiH₆Cl₄分圧とキャリア濃度の関係を示す。測定は、ホール測定により行った。

【図4】実施例2のレーザ構造を有する半導体素子の作製方法を示す工程順断面図を示す。

【図5】実施例2のレーザ構造を有する半導体素子の作製方法を示す工程順断面図を示す。

【図6】従来の窒化物系III-V族化合物半導体レーザの構造を示す断面図である。

【符号の説明】

11 サファイア基板

12 薄いGaNエピタキシャル層

13 SiO_xストライプパターン21 Ga金属

22 HCl導入管

23 NH₃導入管

24 基板

25 電気炉

26 SiH₆Cl₄導入管

41 SiドープAlGaNクラッド層

42 SiドープGaN光ガイド層

43 InGaN井戸層、およびInGaNバリア層からなる多重量子井戸構造

44 MgドープGaN光ガイド層

45 MgドープAlGaNクラッド層

46 MgドープGaNコンタクト層

47 Ni-Auからなら電極

48 Ti-Alからなる電極

51 サファイア基板から剥離したGaN結晶

52 SiドープAlGaNクラッド層

53 SiドープGaN光ガイド層

54 InGaN井戸層、およびInGaNバリア層からなる多重量子井戸構造

55 MgドープGaN光ガイド層

56 MgドープAlGaNクラッド層

57 MgドープGaNコンタクト層

58 Ni-Auからなら電極

59 Ti-Alからなる電極

61 サファイア基板

62 GaNバッファー層

63 SiドープGaN層

64 SiドープInGaN層

65 SiドープAlGaNクラッド層

66 GaN光ガイド層

20 67 InGaN井戸層、およびInGaNバリア層からなる多重量子井戸構造

68 Mgドープ型AlGaN層

69 Mg N-ドープ p型GaN光ガイド層

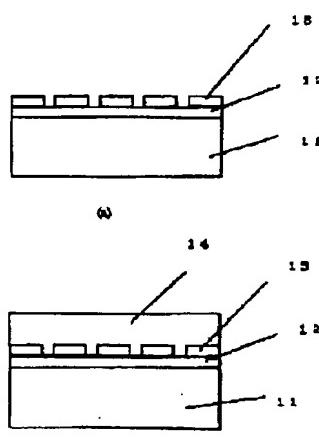
70 Mg ドープ p型AlGaNクラッド層

71 Mg ドープ p型GaNコンタクト層

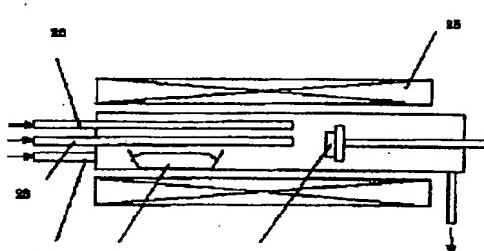
72 Ni-Auからなら p型電極

73 Ti-Alからなる n型電極

【図1】



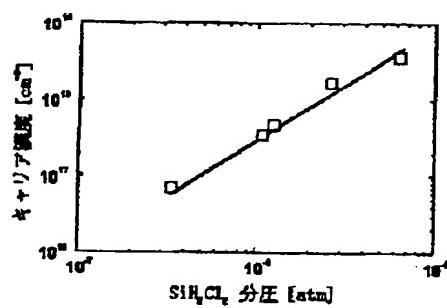
【図2】



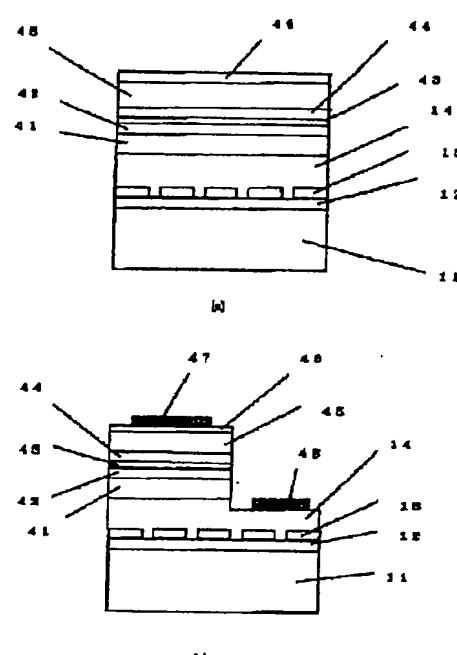
(7)

特開2000-91234

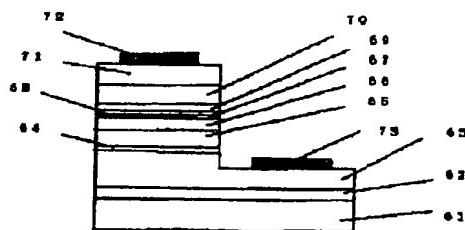
【図3】



【図4】



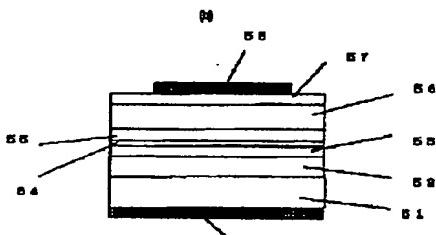
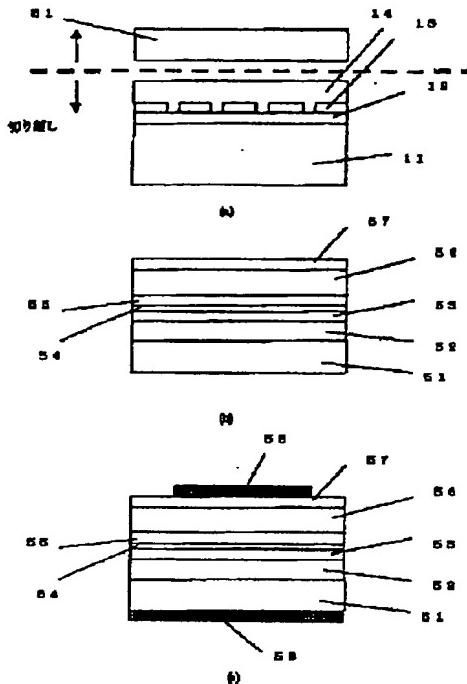
【図6】



(8)

特開2000-91234

【図5】



フロントページの続き

Fターム(参考) 4G077 AA03 BE41 DB05 EB01 ED06
 5F041 AA44 CA04 CA05 CA34 CA40
 CA46 CA57
 5F045 AB14 AB17 AB18 AC03 AC12
 AC13 AC19 AD14 AF02 AF03
 AF04 AF09 AF13 AF20 BB09
 CA01 CA11 CA12 DA55 DA66

*** NOTICES ***

JPO and NCIPPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The vapor growth approach of the nitride system group III-V semiconductor characterized by making the halogenide of an III group element, and the compound containing a nitrogen element react, being the approach of carrying out vapor growth of the nitride system group-III-V-semiconductor layer, and performing Si doping by making $\text{SiH}_x\text{Cl}_{4-x}$ ($2 <= x <= 1, 3$) into doping material gas at the time of this vapor growth.

[Claim 2] The vapor growth approach of a nitride system group III-V semiconductor according to claim 1 that the nitride system group III-V semiconductor who performs said Si doping is characterized by being the nitride system group III-V semiconductor of either $\text{In}_x\text{Ga}_{1-x}\text{N}$ ($0 <= x <= 1$), $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 <= x <= 1$) or $\text{Al}_x\text{In}_{y}\text{Ga}_{1-x-y}\text{N}$ ($0 <= x+y <= 1$).

[Claim 3] The vapor growth approach of the nitride system group III-V semiconductor characterized by being the vapor growth approach of the nitride system group III-V semiconductor to the substrate top using the vapor growth approach of a nitride system group III-V semiconductor according to claim 1 or 2, and said substrate being silicon on sapphire, a SiC substrate, a spinel mold crystal substrate, or Si single crystal substrate.

[Claim 4] The manufacture approach of a nitride system group-III-V-semiconductor component of having the process which forms a nitride system group-III-V-semiconductor layer using the vapor growth approach of a nitride system group III-V semiconductor according to claim 3 while doping Si on said substrate, and the process which forms semiconductor device structure on the nitride system group-III-V-semiconductor layer by which this Si was subsequently doped.

[Claim 5] The manufacture approach of the nitride system group-III-V-semiconductor component according to claim 4 characterized by being the process to which the process which forms said semiconductor device structure carries out the laminating of a cladding layer, a lightguide layer, a multiplex quantum well layer, and the cladding layer one by one on the nitride system group-III-V-semiconductor layer by which said Si was doped.

[Claim 6] The manufacture approach of a nitride system group-III-V-semiconductor substrate including the process which forms a nitride system group-III-V-semiconductor layer using the vapor growth approach of a nitride system group III-V semiconductor according to claim 3 while doping Si on said substrate, and the process which subsequently removes this substrate and separates only a nitride system group-III-V-semiconductor layer.

[Claim 7] The manufacture approach of a nitride system group-III-V-semiconductor component of having the process which forms a nitride system group-III-V-semiconductor substrate using the manufacture approach of a nitride system group-III-V-semiconductor substrate according to claim 6, and the process which forms semiconductor device structure subsequently to this nitride system group-III-V-semiconductor substrate top.

[Claim 8] The manufacture approach of the nitride system group-III-V-semiconductor component according to claim 7 characterized by the process which forms said semiconductor device structure being a process which carries out the laminating of a cladding layer, a lightguide layer, a multiplex

quantum well layer, and the cladding layer one by one on said nitride system group-III-V-semiconductor substrate.

[Claim 9] claims 1-3 -- the manufacture approach of semiconductor laser and a light emitting diode using the vapor growth approach given in either as one process of a production process, a field-effect transistor, or the semiconductor device of BAIPORA.

[Claim 10] In the light emitting device using the group III-V semiconductor who has the structure which sandwiched the luminous layer by n layers of n conduction type, and p layers of p conduction type The light emitting device characterized by Si being doped by the part which had the structure where joined to said n layers, and n electrode layer was formed, joined to said p layers, and p electrode layer was formed and where n mold electrode layer and p mold electrode layer have been arranged at the counter electrode, and is in contact with n mold electrode of n layers.

[Claim 11] The light emitting device according to claim 10 to which n layers by which said Si is doped are characterized by being a GaN layer.

[Translation done.]

*** NOTICES ***

JPO and NCIPPI are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]**[0001]**

[Field of the Invention] This invention relates to the manufacture approach of a semiconductor device of having used a nitride system group's III-V semiconductor vapor growth approach and this approach.

[0002]

[Description of the Prior Art] The forbidden-band width of face of a nitride semi-conductor, especially gallium nitride (GaN) is as large as 3.4eV, and since it is the semi-conductor of a direct transition mold, development is actively performed as a blue light emitting device ingredient. By the way, generally the sapphire (aluminum 2O3) substrate, the silicon carbide (SiC) substrate, the spinel mold crystal substrate of Mg₂aluminum₂O₄ grade, etc. are usually used for the epitaxial growth of this ingredient from production of a homoepitaxial substrate being difficult. Also in it, since a cheap thing and a crystalline good epitaxial layer can grow comparatively, most silicon on sapphire is used.

[0003] The laser structure which consists of a nitride system semi-conductor as shown by drawing 6 on this silicon on sapphire is produced (S. Nakamura et al, Jpn.J.Appl.Phys., vol35, L74 (1996)). First, this structure grows up the low-temperature buffer layer 62 of GaN into silicon-on-sapphire top 61, and grows up the Si dope GaN layer 63 into it at an about 1000-degree C elevated temperature on it.

Furthermore, sequential growth of the Si dope InGaN layer 64, the Si dope AlGaN cladding layer 65, the Si dope GaN lightguide layer 66, an InGaN well layer and the InGaN multiplex quantum well layer 67 (it becomes a laser luminous layer) that consists of an InGaN barrier layer, the Mg dope mold AlGaN layer 68, the Mg dope p mold GaN lightguide layer 69, the Mg dope p mold AlGaN cladding layer 70, and the Mg dope GaN contact layer 71 is carried out. The Ti-aluminum electrode 73 is widely used as nickel-Au and an n mold electrode as a p electrode 72.

[0004] Structure as shown in drawing 6 was taken because n mold electrode was not able to be directly formed on the sapphire which is an insulating material, therefore it needed to etch a part of growth phase to the nGaN layer by dry etching etc., and needed to form the electrode on it. With such n mold electrode structure, since current pass had structure which crosses n mold compound semiconductor layer (GaN layer 63 in drawing), the resistance component increased only the part which became long to the longitudinal direction, generation of heat etc. was caused, and it had become the cause of worsening a device property.

[0005]

[Problem(s) to be Solved by the Invention] This invention is made in view of the above-mentioned technical problem, performs low resistance-ization of n mold compound semiconductor layer in the conventional structure of a blue light emitting device in the first place, and aims at offering the manufacture approach of a semiconductor device of having the counter electrode structure of n mold and p mold electrode which solved fundamentally the problem of the above-mentioned increment in a resistance component to the second for the purpose of offering the manufacture approach of a compound semiconductor element that a device property does not deteriorate.

[0006]

[Means for Solving the Problem] This invention makes the halogenide of an III group element, and the compound containing a nitrogen element react, is the approach of carrying out vapor growth of the nitride system group-III-V-semiconducter layer, and relates to the vapor growth approach of the nitride system group III-V semiconductor characterized by performing Si doping by making $\text{SiH}_x\text{Cl}_{4-x}$ ($2 \leq x \leq 3$) into doping material gas at the time of this vapor growth.

[0007] Furthermore, this invention is the vapor growth approach of the nitride system group III-V semiconductor to the substrate top which used the above-mentioned nitride system group's III-V semiconductor vapor growth approach, and it is related with the vapor growth approach of the nitride system group III-V semiconductor characterized by said substrate being silicon on sapphire, a SiC substrate, a spin flannel substrate, or Si single crystal substrate.

[0008] Furthermore, this invention relates to the manufacture approach of a nitride system group-III-V-semiconductor component of having the process which forms a nitride system group-III-V-semiconductor layer while doping Si on said substrate, and the process which forms semiconductor device structure on the nitride system group-III-V-semiconductor layer by which this Si was subsequently doped, using the vapor growth approach of the nitride system group III-V semiconductor to the above-mentioned substrate top.

[0009] Furthermore, this invention relates to the manufacture approach of a nitride system group-III-V-semiconductor substrate including the process which forms a nitride system group-III-V-semiconductor layer while doping Si on said substrate, and the process which subsequently removes this substrate and separates only a nitride system group-III-V-semiconductor layer using the vapor growth approach of the nitride system group III-V semiconductor to the above-mentioned substrate top.

[0010] Furthermore, this invention relates to the manufacture approach of a nitride system group-III-V-semiconductor component of having the process which forms a nitride system group-III-V-semiconductor substrate using the manufacture approach of the above-mentioned nitride system group-III-V-semiconductor substrate, and the process which forms semiconductor device structure subsequently to this nitride system group-III-V-semiconductor substrate top. Furthermore, this invention relates to the manufacture approach of semiconductor laser and a light emitting diode using a nitride system group's III-V semiconductor vapor growth approach which the point indicated as one process of a production process, an electric-field transistor, or the semiconductor device of BAIPORA.

[0011] In the light emitting device using the group III-V semiconductor who furthermore has the structure into which this invention inserted the luminous layer by n layers of n conduction type, and p layers of p conduction type It is related with the light emitting device characterized by Si being doped by the part which had the structure where joined to said n layers, and n electrode layer was formed, joined to said p layers, and p electrode layer was formed and where n mold electrode layer and p mold electrode layer have been arranged at the counter electrode, and is in contact with n mold electrode of n layers.

[0012] In order to attain low resistance-ization with structure conventionally, it is necessary to form the light corpuscle child who operates by the low threshold, low current, and the low battery. For example, if it explains using the laser structure of drawing 6, it is necessary to decrease as it comes out of the resistance component which exists in the n mold GaN layer 63. although for that it is possible to thicken an n mold GaN layer -- the former -- an organic metal thermal decomposition method (metalorganic vapor phase epitaxy: MOVPE) -- since growth was performed by law, and the growth rate was slow, it was difficult to have made it grow up more than the thickness which is several micrometers. Moreover, when GaN was grown up thickly, by heat distortion etc., the crack was introduced in the growth phase and it became device structure production with inconvenience extremely.

[0013] It is the description to use the vapor growth (halogen-transport vapor phase epitaxy: HVPE) by halogen conveyancing which the halogenide of an III element is made to react as the vapor growth technique first in this invention with the compound (compound which contains nitrogen in this invention) containing V group element, and performs vapor growth on a substrate. That is, it is the technique of being able to convey an III group element to a substrate field as a chloride like GaCl or InCl , could realize the quick growth rate of 100 or more micrometer/h in GaN, and having been

dramatically suitable for thick-film growth. And there is the description that a crack does not enter even if it can reduce penetration rearrangements and moreover grows up several 100-micrometer thickness by using lateral growth (epitaxial lateral overgrowth : ELO) (A. Usui et al., Jpn.J.Appl.Phys. Vol.36, L.899 (1997)).

[0014] However, the as-grown crystal which performed ELO growth by this HVPE was not able to show high resistance at a room temperature in many cases, and, the way things stand, was not able to solve the technical problem of this invention. in order to obtain n type low resistance crystal of GaN -- already -- MOVPE -- in law, it realizes with doping of Si using SiH₄. however, HVPE -- when SiH₄ was used by law, it decomposed, before SiH₄'s having decomposed and arriving at a substrate field, since the whole coil is heated by resistance heating, and it became clear for doping of effectual Si to be impossible.

[0015] then, this invention persons -- HVPE -- as a result of examining wholeheartedly the doping material gas in which effectual Si doping is possible in law, SiH_xCl_{4-x} (2 x= 1, 3) containing Cl resulted that it was effective as a nitride system group's III-V semiconductor n mold doping material gas in HVPE in header this invention. Therefore, it becomes possible to manufacture the semiconductor device which has n mold nitride system group-III-V-semiconductor layer of low resistance.

[0016] Furthermore, this invention persons found out that the nitride system group III-V semiconductor who formed low resistance using the above-mentioned approach was separable as an n type low resistance substrate. It is possible to form semiconductor device structure in this separated n type low resistance substrate. thereby, the degree of freedom of a design of semiconductor device structure is boiled markedly, and improves.

[0017] It is the description that the light emitting device using the vapor growth approach of this invention has structure in which n mold electrode and p mold electrode carried out the counter electrode in the light emitting device using the group III-V semiconductor who has the structure which sandwiched the luminous layer by n layers of n conduction type and p layers of p conduction type, and according to this structure, current pass is short and can miniaturize the semiconductor device itself. Furthermore, it becomes unnecessary to carry out mesa etching of a part of growth phase conventionally as compared with structure, and can simplify dramatically also as a component production process, and it can be said that it is advantageous structure.

[0018] Moreover, it is possible to form transistors, such as light emitting devices, such as semiconductor laser and a light emitting diode, and a field-effect transistor, and BAIPORA, by the approach usually performed using the vapor growth approach of the nitride system group III-V semiconductor of this invention. That is, in the semiconductor device using a nitride system group III-V semiconductor, when forming n type layer of low resistance, the vapor growth approach of this invention can be used.

[0019]

[Example] (Example 1) As 1 operation gestalt of this invention, doping in GaN at the time of using SiH₂Cl₂ is explained. The substrate for ELO shown in drawing 1 (a) as a substrate was prepared. About the detail of this approach, it is already in announced reference (A. Usui et al., Jpn.J. Appl.Phys. Vol.36 (1997) pp.L.899-L.902), and is a well-known technique. That is, using silicon on sapphire 11, on the thin GaN epitaxial layer 12, SiO₂ is used and the mask pattern 13 on a stripe is formed. It set in the HVPE growth equipment which showed this substrate for ELO to drawing 2 . In this equipment, it is equipment which can convey GaCl which is the halogenide of an III group element to a substrate, and GaCl is generated at a reaction with HCl supplied with carrier gas, such as H₂ or N₂, from the Ga metal 21 and the introductory tubing 22. GaN carries out vapor growth on a substrate 24, GaCl and NH₃ supplied from the introductory tubing 23 being mixed, and reacting in a substrate field. The temperature of a substrate field was set as 1000 degrees C with the electric furnace 25. Moreover, the GaCl partial pressure and NH₃ partial pressure used as a raw material were set to 5x10⁻³atm and 0.3atm in the substrate field, respectively. Growth rates are about 50 micrometer/h on this condition. Moreover, SiH₂Cl₂ which is doping material gas doped by supplying a substrate field from the introductory tubing 26. Si of about 100-micrometer thickness like drawing 1 (b) was doped -- it was made to grow up GaN layer 14 The relation of the carrier concentration and SiH₂Cl₂ concentration which were investigated by

hole measurement to drawing 3 is shown. This drawing showed that electronic carrier concentration was controllable by changing the partial pressure of SiH₂Cl₂ with sufficient repeatability in [large] 10¹⁷-10¹⁹cm⁻³. That is, the dose of conventionally impossible effectual Si was attained and, thereby, growth of n mold thick-film low resistive layer required in order to produce a device has been realized in HVPE.

[0020] In addition, in this example, although SiH₂Cl₂ was used as doping material gas, SiHCl₃ and SiH₃Cs₁ and SiCl₄ may also be possible for n mold doping, and you may be those mixture.

[0021] Moreover, in this example, although doping to GaN showed, the same doping is realizable also about the nitride system group III-V semiconductor of either In_xGa_{1-x}N ($0 \leq x \leq 1$), Al_xGa_{1-x}N ($0 \leq x \leq 1$) or Al_xIn_yGa_{1-x-y}N ($0 \leq x+y \leq 1$). Moreover, it is realizable also by these layer structures. When aluminum is included and In is included for aluminum metal here, it is possible except arranging In metal in HVPE equipment to dope by the completely same approach as the case of GaN. Moreover, it means having prepared some layers from which a presentation differs that it is stratified. In order to form this layer system, by controlling the partial pressure of each halogenide of GaCl, and AlCl₃ and InCl₃ generated by the reaction of Ga metal, aluminum metal, In metal, and HCl, it is possible to change a layer system with time, and it is possible also in that case to perform Si doping by the same approach as the case of GaN shown previously.

[0022] Furthermore, in this example, although the ELO substrate was used, it does not pass over this to have explained as a suitable example for obtaining a better crystal, and the activities of this ELO substrate are not the indispensable conditions of this invention. It is possible to apply the vapor growth approach of this invention as a substrate with GaN and the substrate other groups III-V semiconductor can grow up to be.

[0023] (Example 2) The gestalt of operation of the 2nd of this invention is explained using drawing 4 about how to form the laser structure to n mold thick-film low resistive layer top formed in the example 1 as the manufacture approach of the semiconductor device which is 1 operation gestalt of this invention.

[0024] the vapor growth approach of an example 1 -- the sapphire (0001) side substrate crystal 11 top -- HVPE -- the GaN layer 14 of 100-micrometer thickness which doped Si by making SiH₂Cl₂ into doping material gas like drawing 1 (b) is grown up using law.

[0025] Growth temperature is set as 1000 degrees C, performs the GaCl partial pressure and NH₃ partial pressure used as a raw material in a substrate field using the growth equipment by the HVPE method shown in drawing 2, and grows on condition that 5x10⁻³atm and 0.3atm, respectively. In a substrate field, SiH₂Cl₂ which is doping material gas simultaneously is set up so that a partial pressure may serve as 2x10⁻⁶atm. Thereby, 1x10¹⁸cm⁻³ are obtained as carrier concentration.

[0026] Next, this crystal is picked out from a HVPE coil and it installs in a MOVPE coil succeedingly. Temperature up is carried out supplying NH₃ in a hydrogen air current, and substrate temperature is set as 1000 degrees C. Then, the Si dope AlGaN cladding layer 41 of carrier concentration 2x10¹⁸cm⁻³ and the Si dope GaN lightguide layer 42 of 5x10¹⁷cm⁻³ are formed like drawing 4 (a). Next, substrate temperature is set as 750 degrees C, the InGaN well layer, undoping, or Si which doped undoping or Si 1x10¹⁸cm⁻³ is doped 1x10¹⁸cm⁻³, there is less In than a well layer and the multiplex quantum well structure 43 of five periods which consist of InGaN barrier layers which doped undoping or Si 1x10¹⁸cm⁻³ is formed. Next, growth temperature is again set as 1000 degrees C, and sequential growth of the Mg dope GaN lightguide layer 44 of carrier concentration 5x10¹⁷cm⁻³, the Mg dope AlGaN cladding layer 45 of carrier concentration 1x10¹⁷cm⁻³, and the Mg dope GaN contact layer 46 of 1x10¹⁸cm⁻³ is carried out.

[0027] Laser structure like drawing 4 (b) is producible using this growth crystal. Some crystals are etched until the n type low resistance GaN layer which vapor-deposited the electrode 47 which consists of nickel-Au, and was produced by HVPE using the dry etching technique for electrode formation by the side of n is exposed on a p mold GaN contact layer. The electrode 48 which moreover consists of Ti-aluminum is formed. Moreover, the resonator side of laser is produced using a cleavage and a dry etching technique.

[0028] Such mixture is sufficient again. an example 1 -- the same -- doping material gas -- SiH_xCl_{4-X} (2 x= 1, 3) -- The nitride system group III-V semiconductor who performs Si doping Moreover, In_xGa_{1-x}N (0<=x<=1), Which nitride system III-VV group compound semiconductor of Al_xGa_{1-x}N (0<=x<=1) or Al_xIn_yGa_{1-x-y}N (0 <=x+y<=1) may be used, and that from which they became the layer structure may be used.

[0029] Moreover, although the sapphire C side was used by this example as a substrate crystal, other crystal faces can also be used and the bulk crystal in which single crystal growth of nitride system III-V group semi-conductors, such as a SiC substrate, and a spinel mold crystal substrate, Si single crystal substrate, is still more possible can be used.

[0030] (Example 3) The gestalt of operation of the 3rd of this invention is explained using drawing 5 about how to form the laser structure of the structure to which the counter electrode of n mold and the p mold electrode was carried out as the manufacture approach of the semiconductor device which is 1 operation gestalt of this invention. Manufacture of the component of this structure is attained by separating from a substrate n mold thick-film low resistive layer formed in the example 1.

[0031] the vapor growth approach of an example 1 -- the sapphire (0001) side substrate crystal 11 top -- HVPE -- the GaN crystal 14 of 200-micrometer thickness which doped Si by making SiH₂Cl₂ into doping material gas like drawing 1 (b) is grown up using law.

[0032] Growth temperature is set as 1000 degrees C, performs the GaCl partial pressure and NH₃ partial pressure used as a raw material in a substrate field using the growth equipment by the HVPE method shown in drawing 2, and grows on condition that 1x10-2atm and 0.3atm, respectively. Growth rates are about 100 micrometer/h on this condition. In a substrate field, SiH₂Cl₂ which is doping material gas simultaneously is set up so that a partial pressure may serve as 2x10-6atm. Thereby, 1x10¹⁸cm⁻³ are obtained as carrier concentration. Next, it removes from the drawing 5 (a) broken-line section in the form containing a lower part, i.e., a sapphire part, and the lower GaN layer 14 by which Si was doped in part, and only n mold group-III-V-semiconductor substrate is separated from this crystal. About the clearance approach, it is possible to etch for example, with mechanical polish, strong-base nature, or a strong acid nature chemical. Moreover, an electrification beam or a neutral beam may perform physical etching. Thus, the simple substance crystal 51 of the n mold GaN is obtained.

[0033] This crystal is succeedingly installed in a MOVPE coil. Temperature up is carried out supplying NH₃ in a hydrogen air current, and substrate temperature is set as 1000 degrees C. Then, the Si dope AlGaN cladding layer 52 of carrier concentration 2x10¹⁸cm⁻³ and the Si dope GaN lightguide layer 53 of 5x10¹⁷cm⁻³ are formed like drawing 5 (b). Next, substrate temperature is set as 750 degrees C, there is less In than the InGaN well layer and well layer which doped undoping or Si 1x10¹⁸cm⁻³, and the multiplex quantum well structure 54 of five periods which consist of InGaN barrier layers which doped undoping or Si 1x10¹⁸cm⁻³ is formed. Next, growth temperature is again set as 1000 degrees C, and sequential growth of the Mg dope GaN lightguide layer 55 of carrier concentration 5x10¹⁷cm⁻³, the Mg dope AlGaN cladding layer 56 of carrier concentration 1x10¹⁷cm⁻³, and the Mg dope GaN contact layer 57 of 1x10¹⁸cm⁻³ is carried out. Laser structure like drawing 5 (c) is producible using this growth crystal. HVPE which vapor-deposits an electrode 58 if it is from nickel-Au, and constitutes the rear face of a crystal on a p mold GaN contact layer -- the electrode 59 which consists of Ti-aluminum is formed on the n side GaN grown up by law. Moreover, the resonator side of laser is produced using the cleavage of a crystal.

[0034] Such mixture is sufficient again. an example 2 -- the same -- doping material gas -- SiH_xCl_{4-X} (2 x= 1, 3) -- The nitride system group III-V semiconductor who performs Si doping Moreover, In_xGa_{1-x}N (0<=x<=1), Which nitride system group III-V semiconductor of Al_xGa_{1-x}N (0<=x<=1) or Al_xIn_yGa_{1-x-y}N (0 <=x+y<=1) is sufficient, and that from which they became the layer structure may be used.

[0035] Moreover, although the sapphire C side was used by this example as a substrate crystal, other crystal faces can also be used and the bulk crystal in which single crystal growth of nitride system III-V group semi-conductors, such as SiC, and a spinel mold crystal, Si, is still more possible can be used.

[0036]

[Effect of the Invention] According to this invention, the vapor growth of n mold thick-film low resistive layer which doped Si became possible, and it became possible to remove the cause of device property aggravation, such as generation of heat of a light emitting device etc. Furthermore, this n mold thick-film low resistive layer can reduce the processes of component production substantially while it can be dissociated as a nitride system group-III-V-semiconductor substrate and solves problems, such as generation of heat, fundamentally by using this for a component rear face. The approach of this invention can apply semiconductor laser to other light emitting devices, a transistor, etc. from the first, and it is thought that the utility value on industry is very high.

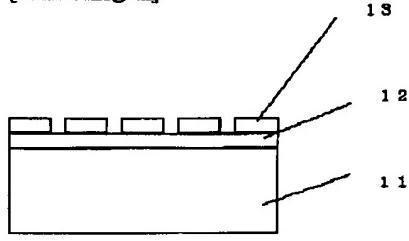
[Translation done.]

*** NOTICES ***

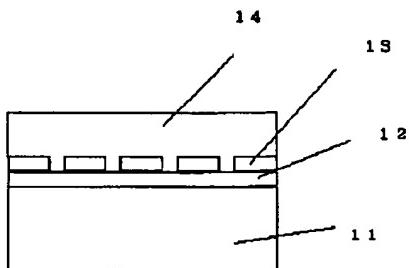
JPO and NCIPPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

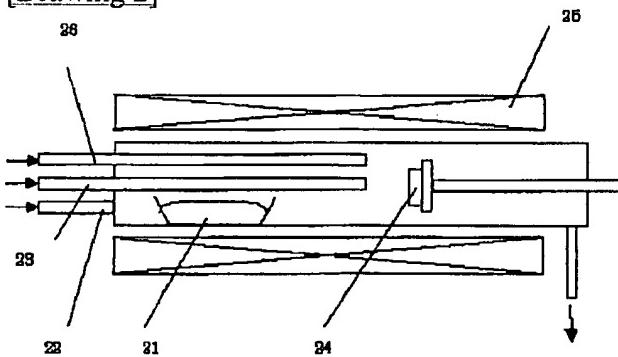
DRAWINGS

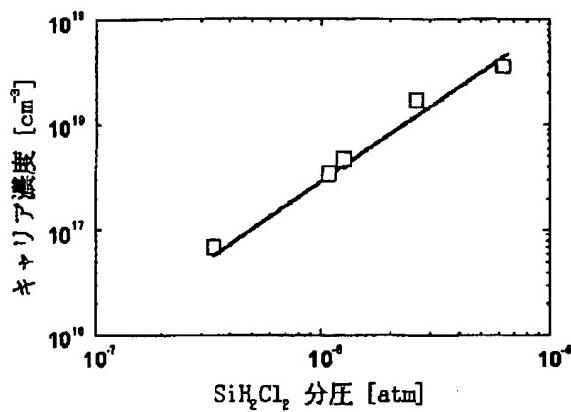
[Drawing 1]

(a)

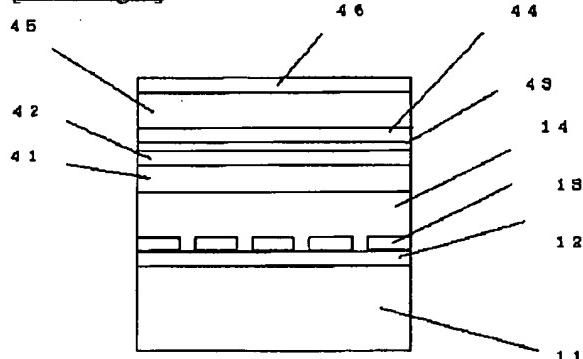


(b)

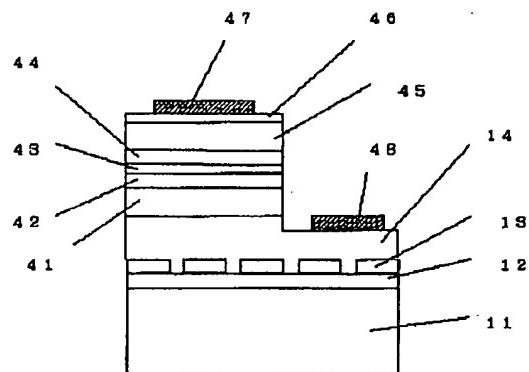
[Drawing 2]**[Drawing 3]**



[Drawing 4]

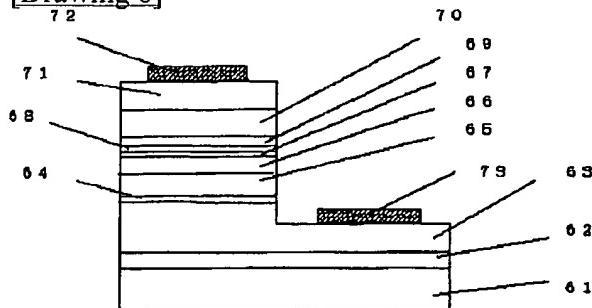


(a)

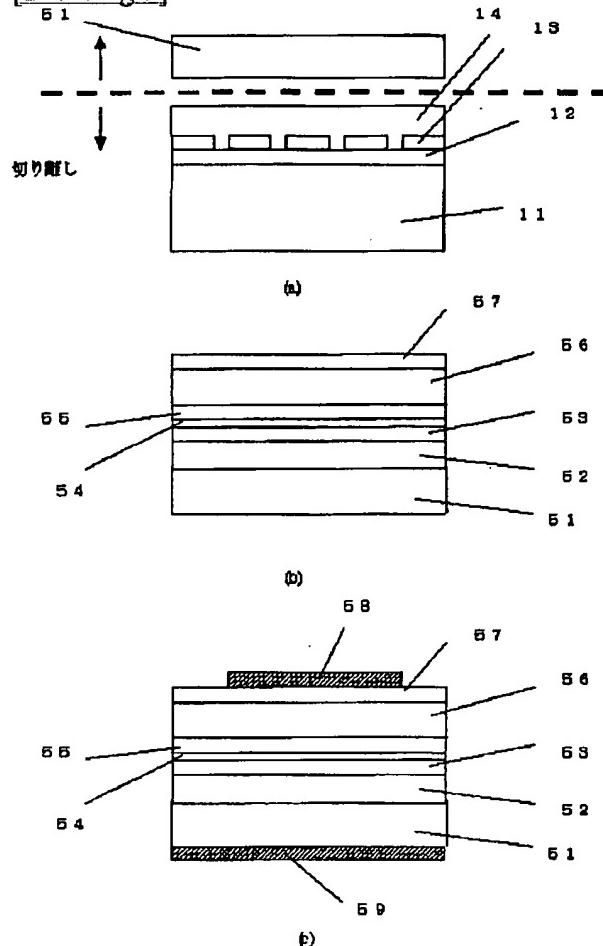


(b)

[Drawing 6]



[Drawing 5]



[Translation done.]